

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11145931 A**

(43) Date of publication of application: **28.05.99**

(51) Int. Cl.  
**H04J 11/00**  
**H04L 7/00**  
**H04L 27/22**

(21) Application number: **09320534**

(22) Date of filing: **07.11.97**

(71) Applicant: **NIPPON TELEGR & TELEPH  
CORP <NTT>**

(72) Inventor:  
**KIZAWA TAKESHI**  
**MIZOGUCHI MASATO**  
**KUMAGAI TOMOAKI**  
**TAKANASHI HITOSHI**  
**MORIKURA MASAHIRO**

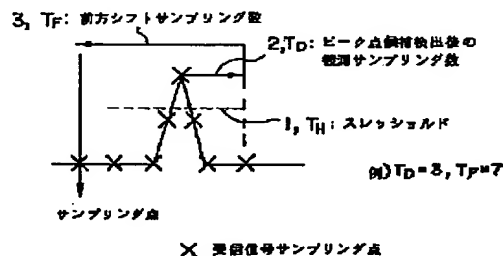
**(54) SYMBOL TIMING DETECTION CIRCUIT FOR  
OFDM DEMODULATOR**

**(57) Abstract:**

**PROBLEM TO BE SOLVED:** To provide a symbol timing detection circuit for an orthogonal frequency division multiplexing(OFDM) demodulator with which symbol timing is speedily detected while reducing the storage of signals at the symbol timing.

**SOLUTION:** When there is a signal exceeding a threshold, that timing is stored as the symbol timing. Namely, that symbol timing is held just for a certain fixed term TD. When a signal having a peak higher than the held signal is inputted during the term TD, its position is newly stored as the symbol timing. When the symbol having the high peak is not inputted during the term TD, on the other hand, the held symbol timing is outputted as the symbol timing of a received OFDM signal. Next, after the symbol timing is sequentially detected, the window of high speed Fourier transformation (FFT) is shifted forward and the window is opened.

**COPYRIGHT:** (C)1999,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-145931

(43) 公開日 平成11年(1999) 5月28日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 J 11/00

H 0 4 J 11/00

Z

H 0 4 L 7/00

H 0 4 L 7/00

F

27/22

27/22

C

審査請求 有 請求項の数 1 F D (全 7 頁)

(21) 出願番号

特願平9-320534

(22) 出願日

平成9年(1997)11月7日

(71) 出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72) 発明者 鬼沢 武

東京都新宿区西新宿三丁目19番2号 日本  
電信電話株式会社内

(72) 発明者 溝口 匡人

東京都新宿区西新宿三丁目19番2号 日本  
電信電話株式会社内

(72) 発明者 熊谷 智明

東京都新宿区西新宿三丁目19番2号 日本  
電信電話株式会社内

(74) 代理人 弁理士 山本 恵一

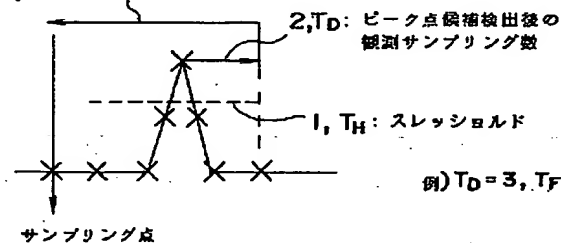
最終頁に続く

(54) 【発明の名称】 OFDM復調器用シンボルタイミング検出回路

(57) 【要約】

【課題】 シンボルタイミングに信号の蓄積を少なくし、シンボルタイミングを迅速に検出するOFDM復調器用シンボルタイミング検出回路を提供する。

【解決手段】 スレッシュホールドを越えた信号があればそのタイミングをシンボルタイミングとして記憶する。つまり、ある一定期間 $T_D$ だけ、そのシンボルタイミングを保持する。もし、 $T_D$ の期間に保持された信号より高いピークを持つ信号が入力されれば、その位置をシンボルタイミングとして新たに記憶する。逆に、 $T_D$ の期間に高いピークのシンボルが入力されなければ、保持していたシンボルタイミングを、受信OFDM信号のシンボルタイミングとして出力する。次にシーケンシャルにシンボルタイミングを検出した後、FFTのウィンドウを前方にシフトしてウィンドウを開く。

3,  $T_F$ : 前方シフトサンプリング数

X 受信信号サンプリング点

## 【特許請求の範囲】

【請求項 1】 正規化演算から得られる出力信号をしきい値と比較する第 1 の比較手段と、  
前記第 1 の比較手段出力を一定時間サンプルホールドし、第 2 の比較手段出力によりリセットされるサンプルホールド手段と、  
前記サンプルホールド手段出力と前記第 1 の比較手段出力を比較する第 2 の比較手段と、  
前記第 2 の比較手段出力をカウントするカウンタ手段と、  
前記サンプルホールド手段出力のシンボルタイミングを、前記カウンタ手段出力により検出を行うシンボルタイミング検出手段と、  
前記シンボルタイミング検出手段の出力に基づいて高速フーリエ変換ウィンドウのタイミングを制御する制御手段と、を備えることを特徴とする OFDM 復調器用シンボルタイミング検出回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明はディジタル無線通信システムに用いる OFDM (Orthogonal Frequency Division Multiplexing) 信号の復調回路に関する。特に復調回路においてシンボルタイミングを検出する検出回路に関する。

## 【0002】

【従来の技術】 OFDM 信号は各サブキャリアごとに、各入力信号に対して QPSK (Quadrature Phase Shift Keying) 等の変調された信号に対して逆高速フーリエ変換 (IFFT) 回路を行い OFDM 変調波信号を生成する。OFDM では通常ガードインターバル (GI) と呼ばれる遅延波の影響を除去する区間で IFFT 出力の信号を繰り返して送信する。OFDM 変調波信号の受信同期にはこの繰り返し信号区間の相関を利用する手法が一般的である。また、パケット伝送はデータを短いパケットに分けて送信する方法であり、多くの端末がランダムにデータを生成する場合には、回線交換型と比較して高効率に情報伝送が可能である。しかし、パケットごとに同期を確立する必要がある。パケット伝送では送信後に受信確認信号 (ACK) が受信側から送信されるまで、遅延があまりに大きいと、スループットが低下してしまうため、物理層では出来るだけ高速に信号処理を行うことが要求され、同期確立には高速のバースト検出とシンボルタイミング検出が求められる。

【0003】 図 4 に従来技術の OFDM 復調器用ピーク検出回路の構成例を示す。(参考文献: T. M. Schmidl and, D. C. Cox, "Low-Overhead, Low-Complexity [Burst] Synchronization for O

FDM, " ICC' 96, pp 1301-130

6.)。図において、OFDM 受信信号 a 201 は遅延回路 201 に入力される。遅延回路 201 では  $T_w$  時間だけ受信信号が遅延される。ここで、 $T_w$  は OFDM 信号の変調及び復調に用いる IFFT 及び FFT のウィンドウの時間幅である。遅延回路 201 の出力信号 a 202 は共役複素信号生成回路 202 に入力される。共役複素出力信号 a 203 は、受信信号 a 201 と乗算回路 203 で乗算される。乗算回路出力 a 204 は移動平均フィルタ 204 に入力される。フィルタでは  $T_w/2$  の平均化が行われる。フィルタ出力 a 205 は自乗回路 205 に入力され自乗回路出力信号 a 206 を出力する。また、受信信号 a 201 は自乗回路 206 で自乗回路出力信号 a 207 に変換される。その後、移動平均フィルタ 207 に入力される。フィルタでは  $T_w/2$  の平均化が行われる。フィルタの出力信号 a 208 は自乗回路に入力され、自乗回路出力信号 a 209 として出力される。除算回路 209 では、自乗回路信号 a 206 を自乗回路出力信号 a 209 で割る正規化演算が行われる。除算回路出力 a 2010 は  $T_w$  時間だけバッファ 2010 に蓄えられる。バッファ回路出力信号 a 2011 はピーク検出回路 2011 に入力される。ピーク検出回路 2011 では、バッファ信号のピーク位置を検出して、そのタイミングをシンボルタイミング信号 a 2012 として出力とする。

## 【0004】

【発明が解決しようとする課題】 パケット伝送では、TDM のように同じタイミングで信号が送信されて来るわけではなくランダムにパケットが送信されてくる。このため受信パケットごとに同期を確立する必要がある。また、パケット伝送では信号送受信の確認は上位レイヤの ACK 信号のやりとりで行われるため、パケット受信ごとに行われる同期に時間がかかると、スループットが低下する。

【0005】 従来の構成では、図 4 に示されるように  $2T_w$  の信号期間に渡り受信信号を蓄積してその中からピーク位置を検出している。そのため、 $2T_w$  時間分だけ送信側から見れば ACK が返ってくる時間が遅れることになり、スループットの低下が問題となっていた。

【0006】 本発明ではこの問題を解決し、シンボルタイミング検出に信号の蓄積を少なくしシンボルタイミングを迅速に検出できる、OFDM 復調器用シンボルタイミング検出回路を提供することを目的とする。

## 【0007】

【課題を解決するための手段】 従来の構成では、信号の蓄積回路を用いてピーク検出を行いシンボルタイミング検出を行うため、シンボルタイミング検出に時間がかかることが問題があった。

【0008】 本発明では、図 2 の動作に示すように、短い蓄積時間でシーケンシャルな信号処理でシンボルタイ

ミング検出を行う。まず、スレッシュホールドを越えた信号があればそのタイミングをシンボルタイミングとして記憶する。つまり、ある一定期間 $T_D$ だけ、そのシンボルタイミングを保持することになる。もし、 $T_D$ の期間に保持された信号より高いピークを持つ信号が入力されれば、その位置をシンボルタイミングとして新たに記憶する。逆に、 $T_D$ の期間に高いピークのシンボルが入力されなければ、保持していたシンボルタイミングを、受信 OFDM 信号のシンボルタイミングとして出力する。

【0009】一方、検出されたシンボルタイミングは真のシンボルタイミングからの揺らぎが確率的に生じる。OFDM 信号はガードインターバルを用いて遅延波の影響を除去しているため、シンボルタイミングを前方に誤って検出するときは誤り率に及ぼす影響が少ないが、誤って後ろにシフトしてシンボルタイミングとして検出してしまうと、FFT ウィンドウ内に次のシンボルの信号が入り込んで来るため、誤り率が大きく劣化する。よって、本発明では、図 2 に示すようにシーケンシャルにシンボルタイミングを検出した後、FFT のウィンドウを前方にシフトしてウィンドウを開いている。

【0010】このように本発明では、信号の蓄積回路による時間遅延を大幅に削減し、シーケンシャルでのシンボルタイミング検出を可能にする。

【0011】

【発明の実施の形態】図 1 は本発明による OFDM 復調器用シンボルタイミング検出回路の実施形態を示す。本実施形態は DQPSK (Differential Quadrature Phase Shifting Keying) の復調に遅延検波を用いている。図 1 では、OFDM 受信信号 a 1 は遅延回路 1 に入力される。遅延回路 1 では  $T_w$  時間だけ受信信号が遅延される。ここで、 $T_w$  は OFDM 信号の変調及び復調に用いる IFFT 及び FFT のウィンドウの時間幅である。遅延回路 1 の出力信号 a 2 は共役複素信号生成回路 2 に入力される。共役複素出力信号 a 3 は、受信信号 a 1 と乗算回路 4 で複素乗算される。乗算回路出力 a 4 は移動平均フィルタ 4 に入力される。フィルタでは  $T_w$  時間の平均化が行われる。フィルタ出力 a 5 は自乗回路 5 に入力され自乗回路出力信号 a 6 を出力する。また、受信信号 a 1 は自乗回路 6 で自乗回路出力信号 a 7 に変換される。その後、移動平均フィルタ 7 に入力される。フィルタでは  $T_w$  時間の平均化が行われる。フィルタの出力信号 a 8 は自乗回路に入力され、自乗回路出力信号 a 9 として出力される。除算回路 9 では自乗回路出力信号 a 6 を自乗回路信号 a 9 で除算する正規化演算が行われる。比較回路 11 では除算回路出力信号 a 11 と固定値出力回路 10 の出力信号との比較が行われる。比較回路出力信号 a 11 はサンプルホールド回路 12 に入力される。一方、カウンタ 27 ではクロックの値をカウントし、タイミング情報信号 a 27 を出力している。サンプルホールド回路

12 では、比較回路出力信号 a 11 が入力された時点でのタイミング情報を、最大  $T_D$  時間の間に渡り保持している。比較回路 13 では比較回路出力信号 a 11 とサンプルホールド回路出力信号 a 12 との比較が行われ、比較回路出力信号 a 11 の値が大きければ、サンプルホールド回路に保持されているシンボルタイミング情報と、カウンタ回路 14 の値をリセット信号 a 13 によりリセットする。また、サンプルホールド回路出力信号 a 12 が大きければ出力信号 a 133 を出力しカウンタ回路 14 に入力する。カウンタ回路 14 では出力信号 a 133 の回数を  $T_D$  の間計測する。カウンタ回路は  $T_D$  時間計測しサンプルホールド回路 12 に保持されているタイミングにピークが存在すると判定したとき、カウンタ回路出力信号 a 144 を出力する。シンボルタイミング検出回路 144 では、サンプルホールド回路 12 に保持されている値をシンボルタイミング検出として出力する。シンボルタイミング信号 a 155 は FFT のウィンドウタイミングを制御するウィンドウ制御回路 22 に入力され、FFT ウィンドウ  $T_F$  の前方シフトが行われる。

【0012】以上、固定値出力回路 10 からウィンドウ制御回路 22 までの構成が請求項の OFDM 復調器用シンボルタイミング検出回路の特徴とするところであり、それぞれ、第 1 の比較手段、サンプルホールド手段、第 2 の比較手段、カウンタ手段、シンボルタイミング検出手段、及び制御手段に対応している。

【0013】また、搬送波周波数誤差検出はフィルタ出力 a 5 を用いて行われる。 $\tan^{-1}$  回路 15 でウィンドウ制御回路出力信号 a 22 に基づき搬送波周波数誤差検出が行われ、周波数誤差信号 a 15 が出力される。分周回路 16 では  $1/N$  に分周される。但し、 $N$  は FFT ポイント数である。分周回路出力 a 16 は共役複素信号生成回路 17 に入力される。共役複素信号 a 17 はサンプルホールド回路 18 に入力される。サンプルホールド回路 18 は同期が確立した時点で共役複素信号 a 17 をサンプルホールドする。

【0014】一方、受信信号はシンボルタイミング検出部、周波数誤差検出部で信号処理を行う間遅延回路 19 で、 $T_w + G I$  の期間だけ遅延され遅延受信信号 a 20 が出力される。その後、遅延回路 20 でピーク検出に要する期間だけ信号遅延が行われ遅延受信信号 a 21 が出力される。乗算回路 21 では、サンプルホールド回路出力信号 a 18 と遅延受信信号 a 20 の乗算が行われ、乗算回路出力信号 a 21 を出力する。

【0015】直列並列変換回路 23 では、a 22 の FFT ウィンドウ制御信号を用いて直列信号を並列信号に変換する。ここで信号の読み込みタイミングを制御して  $G I$  の繰り返しを取り去る。並列信号 a 23 に変換された後 FFT 回路 24 に入力され、OFDM 信号から、各サブキャリアごとの DQPSK 変調信号 a 24 に変換される。遅延検波回路 25 では差動符号化がほどこかれ、並列

出力信号 a 2 5 を出力する。並列直列変換回路 2 1 では並列出力信号 a 2 5 から出力信号 a 2 6 を出力する。

【0016】図 3 には、図 1 に示された OFDM 復調器用シンボルタイミング検出回路の計算機シミュレーションの結果が示されている。シミュレーションは搬送波周波数誤差 = 50 kHz、6 波レイリーフェージング環境下での結果である。シミュレーションには、バースト検出、シンボルタイミング検出、自動周波数制御を考慮している。これより、請求項に記載の構成回路を用いて、搬送波周波数誤差があるときにも、きちんとシンボルタイミング検出が行われていることがわかる。これより本請求項の構成を用いることで、信号の蓄積回路を大幅に削減したシンボルタイミング検出を実現できる。

#### 【0017】

【発明の効果】以上述べた通り、本発明による OFDM 復調器用シンボルタイミング検出回路は従来技術と比較して、信号の蓄積回路を大幅に削減してもシンボルタイミング検出が可能である。

#### 【図面の簡単な説明】

【図 1】本発明の実施の形態を示すブロック図である。

【図 2】本発明の特徴となるシーケンシャルにシンボルタイミングを検出する回路の動作説明図である。

【図 3】図 1 に記載の実施形態による構成の計算機シミュレーションの結果を示す図である。

【図 4】従来のピーク検出によるシンボルタイミング検出回路の構成図である。

#### 【符号の説明】

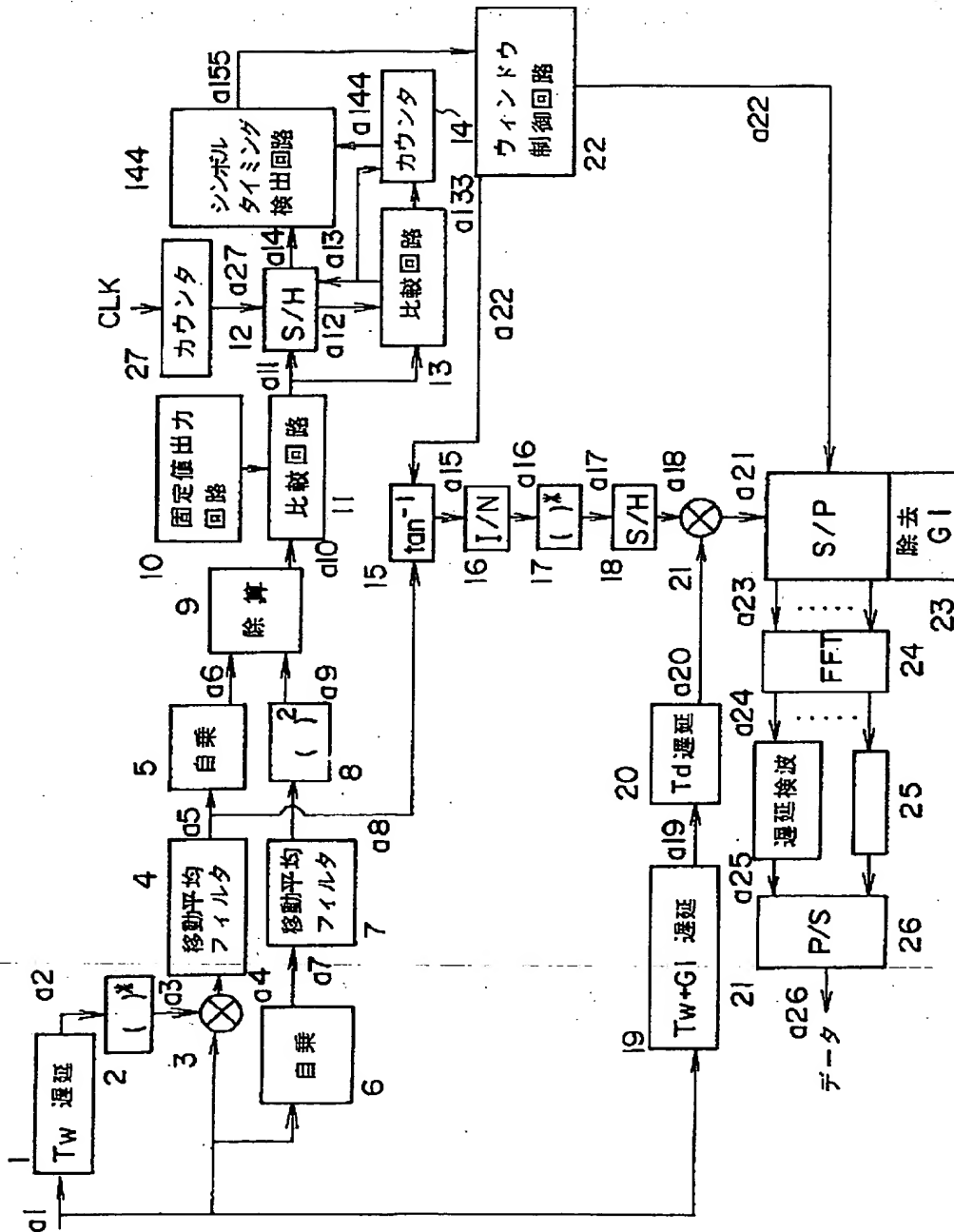
a 2 0 1 OFDM 受信信号  
a 2 0 2 遅延回路出力信号  
a 2 0 3 共役複素出力信号  
a 2 0 4 乗算回路出力信号  
a 2 0 5 フィルタ出力  
a 2 0 6 自乗回路出力信号  
a 2 0 7 自乗回路出力信号  
a 2 0 8 フィルタ出力信号  
a 2 0 9 自乗回路出力信号  
a 2 0 1 0 シンボルタイミング信号  
a 2 0 1 1 蓄積回路出力信号  
a 1 OFDM 受信信号  
a 2 遅延回路出力信号  
a 3 共役複素出力信号  
a 4 乗算回路出力信号  
a 5 フィルタ出力  
a 6 自乗回路出力信号  
a 7 自乗回路出力信号  
a 8 フィルタ出力信号  
a 9 自乗回路出力信号  
a 1 0 シンボルタイミング信号  
a 1 1 比較回路出力信号  
a 1 2 サンプルホールド回路出力信号

a 1 3 リセット信号  
a 1 4 サンプルホールド出力信号  
a 1 5 周波数誤差信号  
a 1 6 分周回路出力信号  
a 1 7 共役複素信号  
a 1 8 サンプルホールド回路  
a 1 9 遅延受信信号  
a 2 0 遅延受信信号  
a 2 1 乗算回路出力信号  
a 2 2 制御信号  
a 2 3 並列信号  
a 2 4 DQPSK 変調信号  
a 2 5 並列直列変換信号  
a 2 6 出力信号  
a 2 7 カウンタ出力信号  
a 1 3 3 比較回路出力信号  
a 1 4 4 カウンタ回路出力信号  
a 1 5 5 シンボルタイミング信号  
2 0 1 遅延回路  
2 0 2 共役複素信号生成回路  
2 0 3 乗算回路  
2 0 4 移動平均フィルタ  
2 0 5 自乗演算回路  
2 0 6 自乗演算回路  
2 0 7 移動平均フィルタ  
2 0 8 自乗回路  
2 0 9 除算回路  
1 遅延回路  
2 共役複素信号生成回路  
3 乗算回路  
4 移動平均フィルタ  
5 自乗演算回路  
6 自乗演算回路  
7 移動平均フィルタ  
8 自乗回路  
9 除算回路  
1 0 固定値回路  
1 1 比較回路  
1 2 サンプルホールド回路  
1 3 比較回路  
1 4 カウンタ回路  
1 5  $\tan^{-1}$  回路  
1 6 分周回路  
1 7 共役複素信号生成回路  
1 8 サンプルホールド回路  
1 9 遅延回路  
2 0 遅延回路  
2 1 乗算回路  
2 2 FFT ウィンドウタイミング制御回路  
2 3 直列並列変換回路

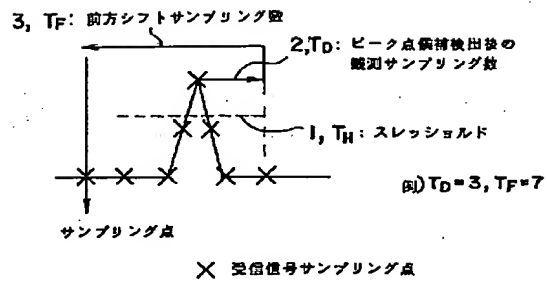
2 4 F F T 回路  
2 5 遅延検波回路  
2 6 並列直列変換回路

2 7 カウンタ回路  
1 4 4 シンボルタイミング検出回路

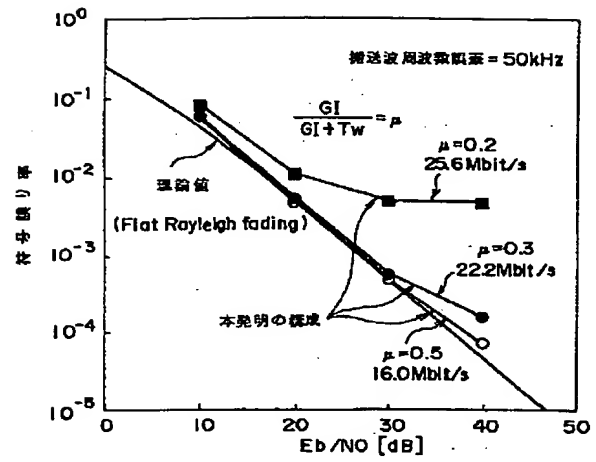
【図 1】



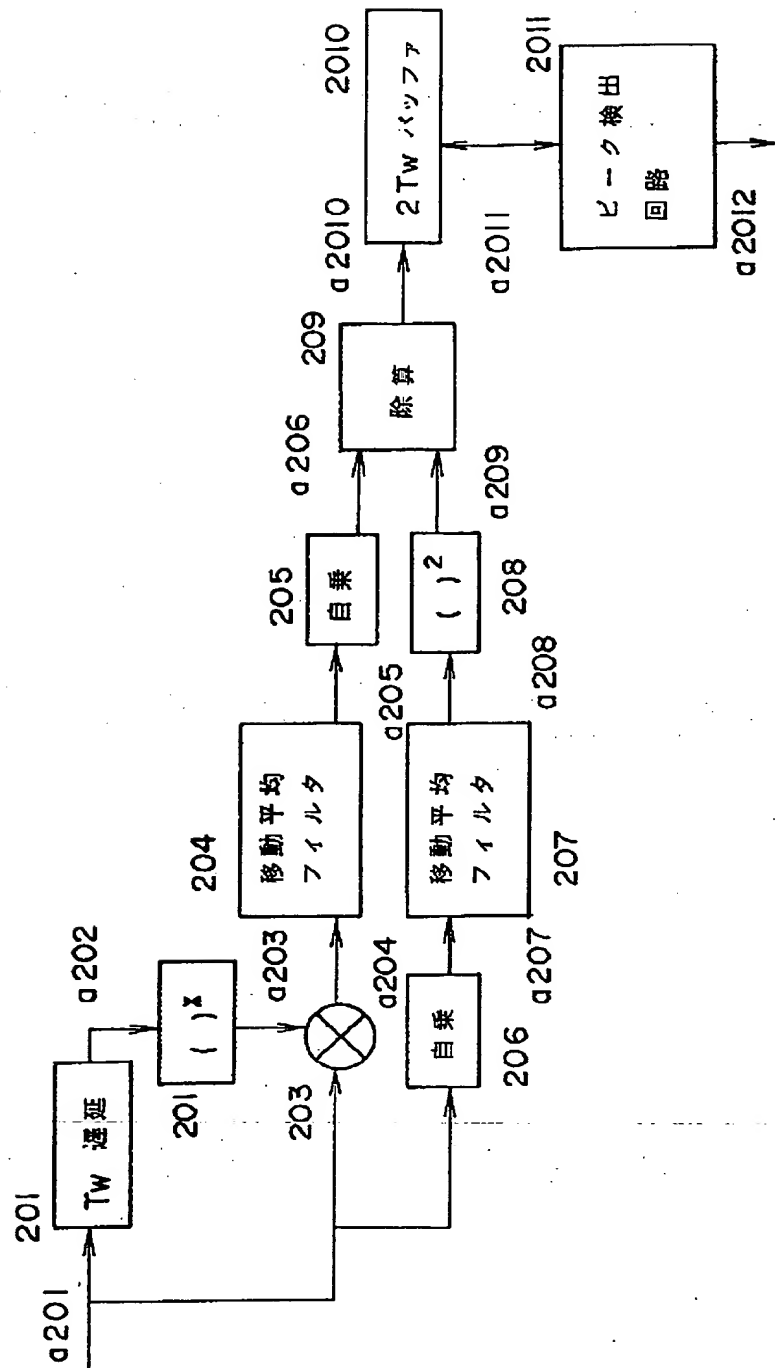
【図 2】



【図 3】



【図4】



フロントページの続き

(72)発明者 高梨 斉  
 東京都新宿区西新宿三丁目19番2号 日本  
 電信電話株式会社内

(72)発明者 守倉 正博  
 東京都新宿区西新宿三丁目19番2号 日本  
 電信電話株式会社内